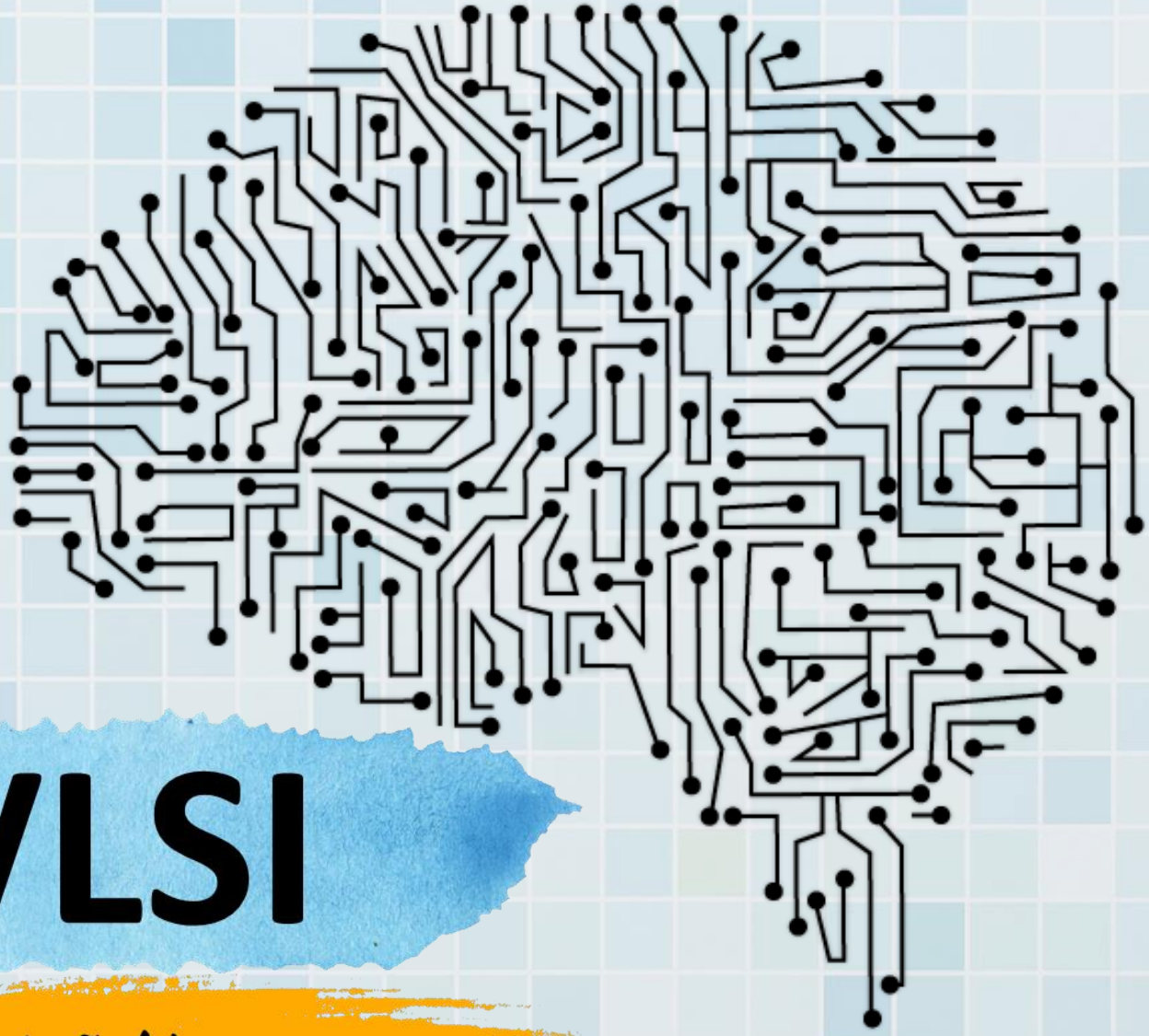
دانشگاه فنی و حرفه‌ای
دختران میبد



VLSI

مدرس: خانم حسینی

به نام خداوند جان و خرد کزین برتر اندیشه برنگذرد
خداوند نام و خداوند جای خداوند روزی ده رهنمای
خداوند کیهان و گردون سپهر فروزندهٔ ماه و ناهید و مهر

مقدمه ای بر تکنولوژی مدارهای مجتمع

تکنولوژی	تعداد تقریبی ترانزیستورها در هر تراشه	محصولات نوعی
۱۹۴۷ اختراع ترانزیستور	۱	
۱۹۵۰اجزاء گسسته	۱	دیود و ترانزیستور
SSI ۱۹۶۱	۱۰	گیت های منطقی
MSI ۱۹۶۶	۱۰۰۰-۱۰۰	شمارنده مالتر پلکسر
LSI ۱۹۷۱	۲۰۰۰۰-۱۰۰۰	میکروپروسسورهای۸بیتی
VLSI ۱۹۸۰	۱۰۰۰۰۰۰-۲۰۰۰۰	میکروپروسسورهای۱۶و۳۲بیتی
ULSI ۱۹۹۰	۱۰۰۰۰۰۰۰-۱۰۰۰۰۰۰	میکروپروسسورهای خاص

SSI : Small Scale Integrated Circuit (مجتمع سازی در مقیاس کوچک)

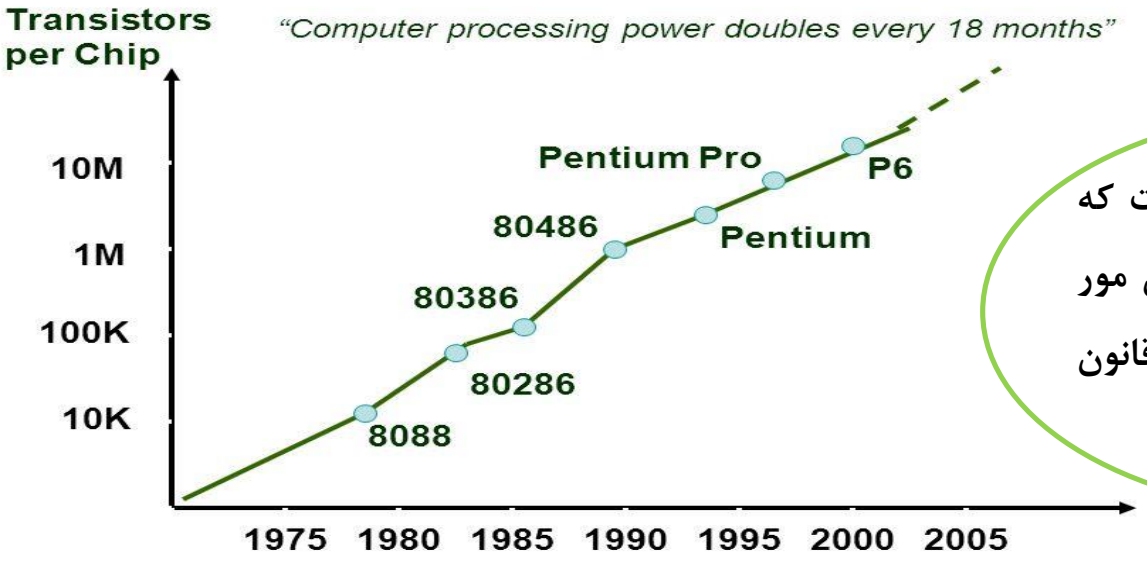
MSI : Medium Scale Integrated Circuit (مجتمع سازی در مقیاس متوسط)

LSI : Large Scale Integrated Circuit (مجتمع سازی در مقیاس بزرگ)

VLSI : Very large Scale Integrated Circuit (مجتمع سازی در مقیاس بسیار بزرگ)

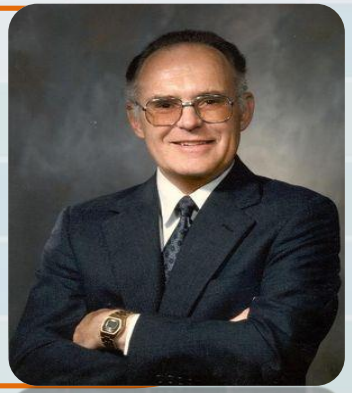
ULSI: Ultra Large Scale Integrated Circuit(مجتمع سازی در مقیاس خیلی خیلی بزرگ)

Moore's Law قانون مور



این شکل بیانگر قانونی است که به خاطر پیش بینی گوردون مور بنیانگذار شرکت Intelبه قانون مور معروف شده است .

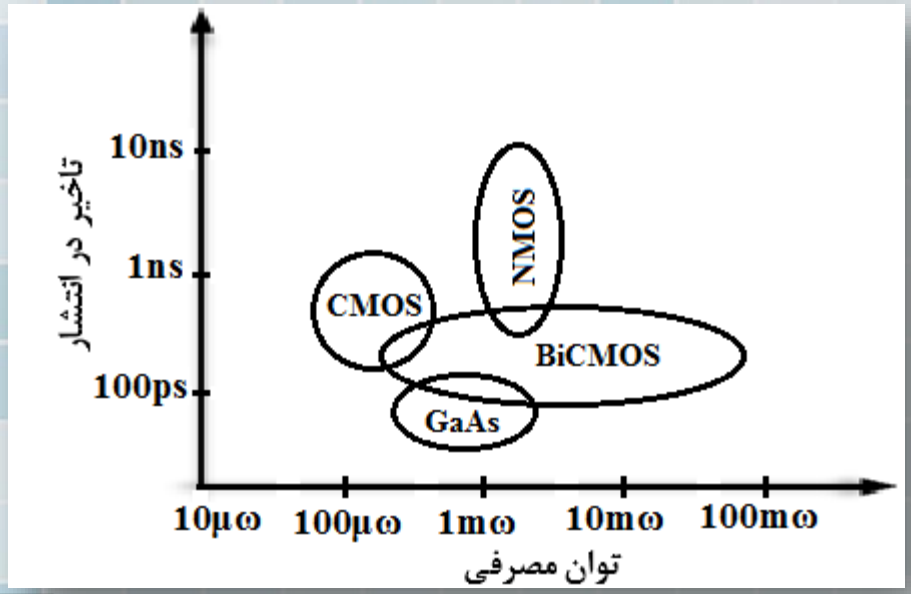
گوردون مور Gordon Moore



در واقع مور پیش بینی کرد ، تعداد ترانزیستورهای به کار رفته در تراشه ، هر ۱۸ ماه دو برابر می شود . این پیش بینی تا حد زیادی به وقوع پیوسته است و مقدار کمی انحرافی که دارد به واسطه‌ی مسائلی نظیر طراحی و تست می‌باشد .

VLSI

تکنولوژی های جدید دیگری نیز نظیر GaAsمطرح شده است ، این تکنولوژی ها برای مدارات منطقی با سرعت بالا و پردازنده های دیجیتال استفاده می شود . علاوه بر آن تکنولوژی های GaAsخواص موتوالکترونیکی مناسبی از خود نشان می دهد و ترکیب این تکنولوژی با سیلیسیم (Si) امکانات مناسبی را برای طراحان فراهم می کند .



نمودار روبرو انواع تکنولوژی های موجود را از نظر تاخیر انتشار و توان مصرفی در هر گیت ، با یکدیگر مقایسه می کند.

۱- تعداد قطعاتی که می توان در یک چیپ (Chip)قرار داد بسیار بالا است.

1-High Integration Densit

۲- توان مصرفی پایین

2-Low Power Dissipation

۳- سوئینگ ریل تو ریل یا خط تا خط

3-Rail To Rail Swing

هنگامی که خروجی صفر می شود ، در مدارات VLSIیی که مبتنی بر تکنولوژی CMOS هستند به منزله ی زمین شدن خروجی است . به همین ترتیب ، ۱ شدن خروجی به منزله ی این است که VDDکامل را در خروجی داریم ، این مسئله از لحاظ حاشیه ی نویز اهمیت ویژه ای دارد به طوری که اگر نویزی به خروجی مدار اعمال شود ، امکان اشتباه کردن مدار بعدی (که ورودی آن خروجی مدار اول است) بسیار کاهش می یابد .

۴- پاسخ متقارن برای Highو Lowشدن

4-Symmetrical Transient Response

۵- طراحی مدارهای دینامیکی

5-Dynamic Circuit Design

۶- روش های بسیاری برای طراحی مدارات لاجیک مبتنی بر این تکنولوژی وجود دارد.

6- Many Logic Design Techinques

ترانزیستورهای MOS :

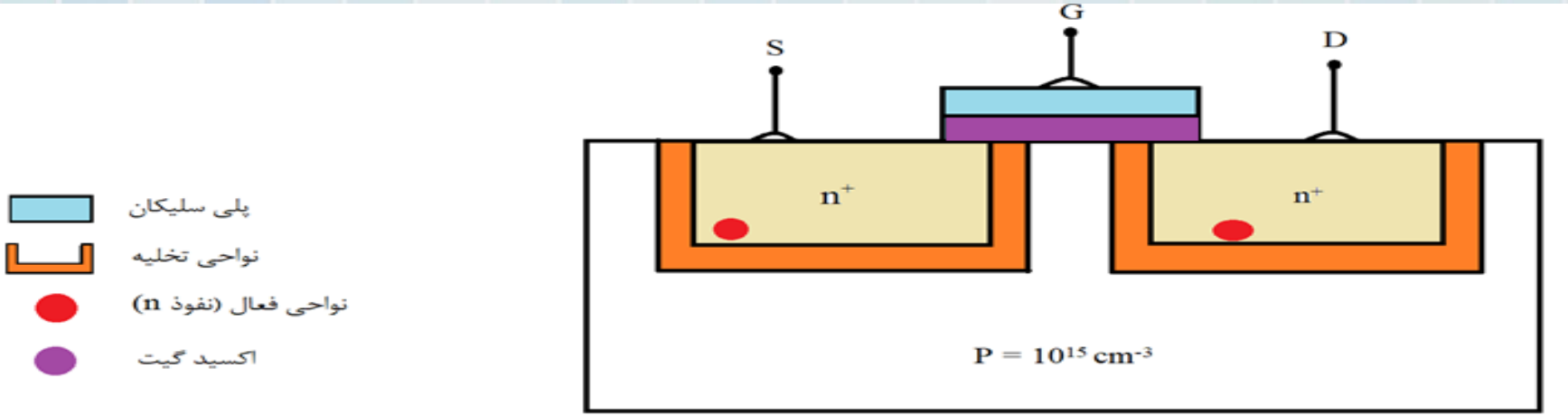
این ترانزیستورها به دو دسته کلی تقسیم می شوند :

۱- NMOS

۲- PMOS

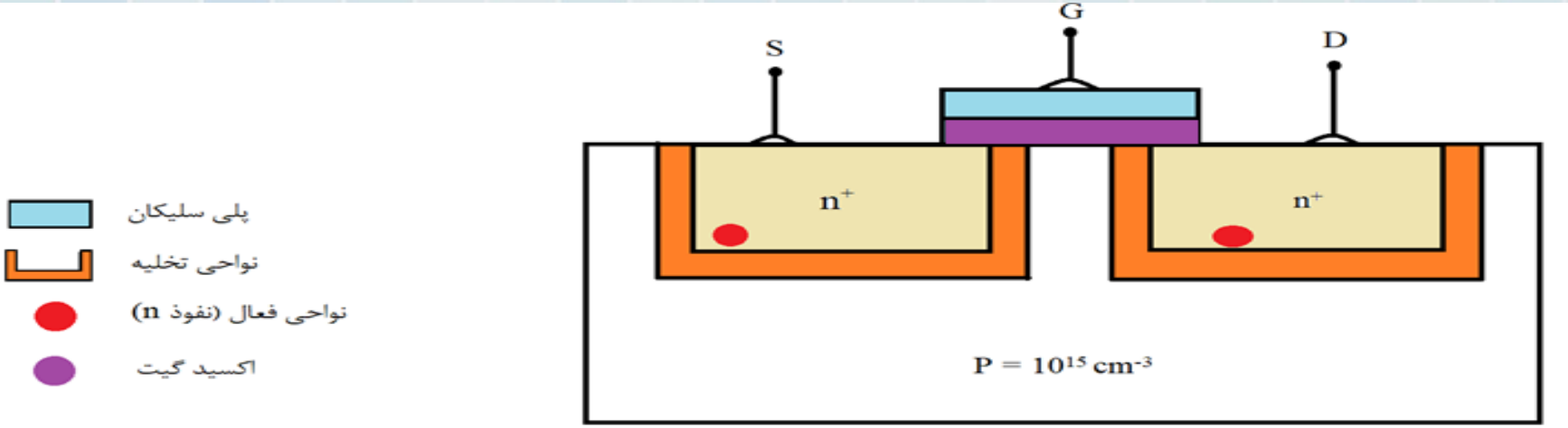
ادوات NMOSدر یک لایه زیرین به عنوان بستر که از نوع pمی باشد در سطح متوسطی آلایش یافته ایجاد می شود .

نواحی سورس و درین با نفوذ ناخالصی نوع nاز طریق ماسک های مناسب در این نواحی شکل می گیرند . این کار موجب ایجاد نواحی تخلیه ای بین n^+و pمی گردد . اتصالات سورس و درین توسط یک لایه ی فلز انجام می گیرد . همچنین یک گیت پلی سیلیسیمی روی لایه ای از عایق بین نواحی سورس و درین قرار داده می شود .

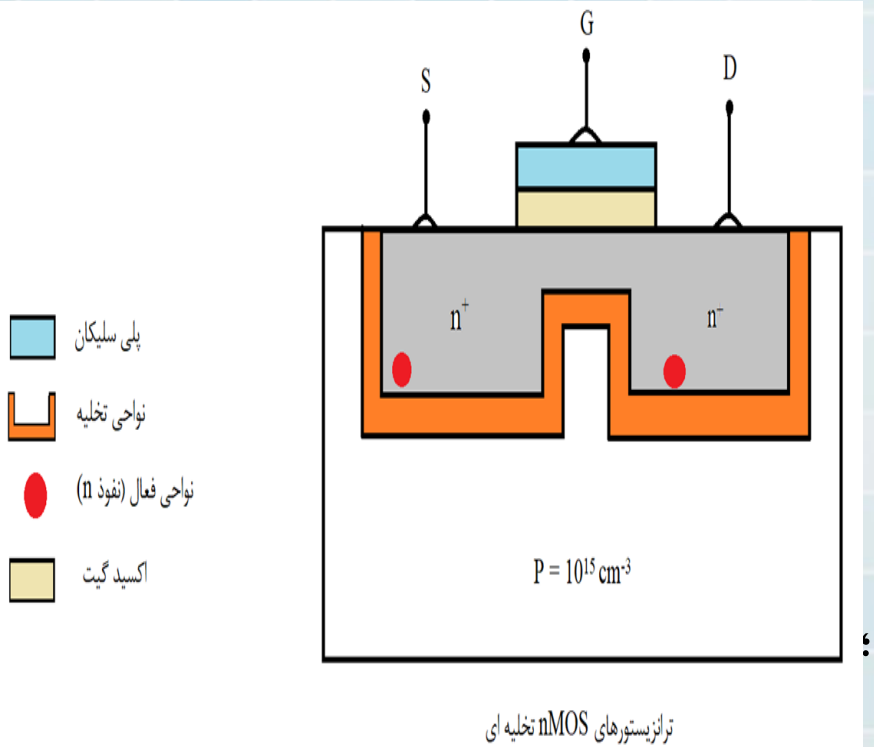


ترانزیستور nMOS افزایشی

برای ایجاد یک ترانزیستور خوب باید ترانزیستور به گونه ای ساخته شود که قابلیت ایجاد کنترل بین سورس و درین وجود داشته باشد . این قابلیت با دو روش به دست می آید که منجر به پیدایش ترانزیستورهای افزایشی و تخلیه ای می گردد . شکل زیر ترانزیستور NMOSدر مد افزایشی را نشان می دهد که برای ایجاد کانال در این ترانزیستور لازم است ولتاژمناسبی به گیت-سورس آن اعمال شود و در نهایت وجود میدان الکتریکی بین درین و سورس مسیر هدایتی برای ایجاد جریان فراهم می کند .



ترانزیستور nMOS افزایشی



ترانزیستورهای nMOS تخلیه ای

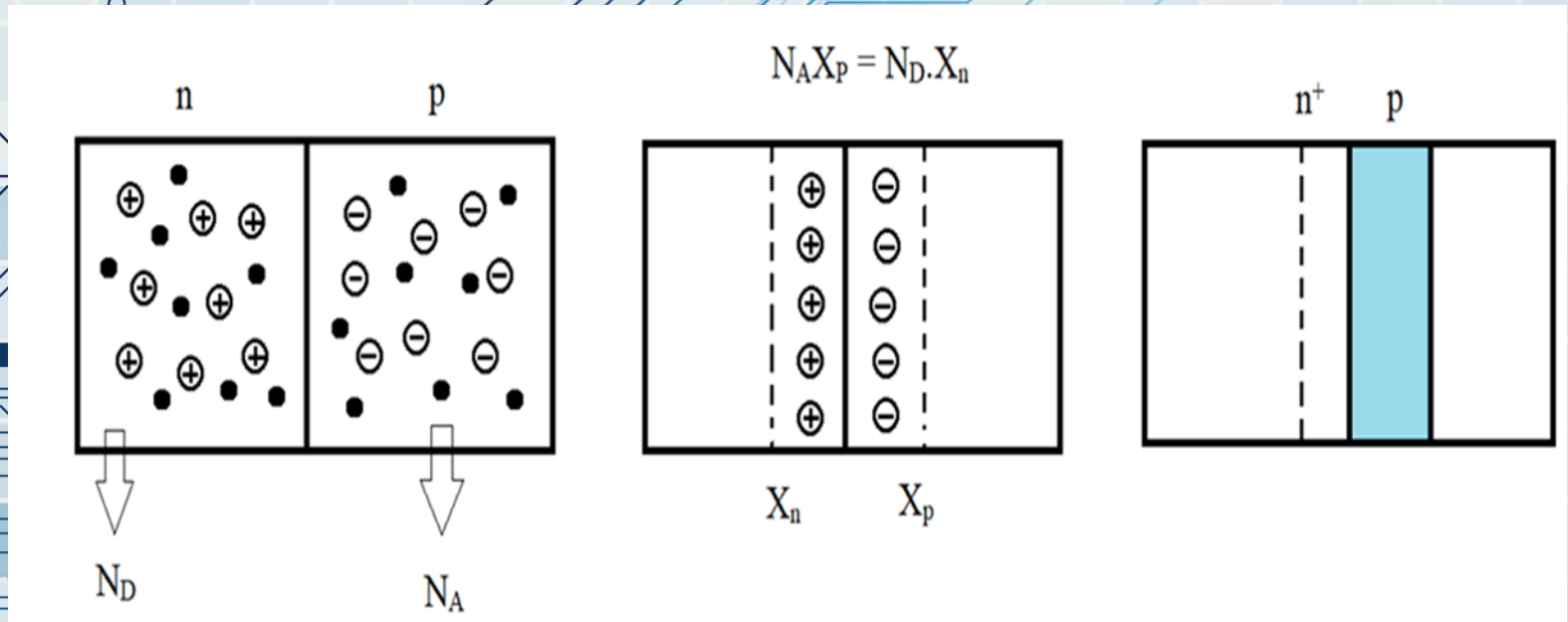
یکی دیگر از راه های کنترل جریان در ترانزیستور NMOS این است که کانال ترانزیستور در وضعیت Vgs = 0 موجود باشد .

این حالت هنگامی رخ می دهد که در ساخت قطعه قبل از قرار دادن عایق و گیت ناخالصی مناسبی در ناحیه ی بین سورس و درین کاشته شود . در این حالت ترانزیستور NMOS تخلیه ای خواهیم داشت ؛

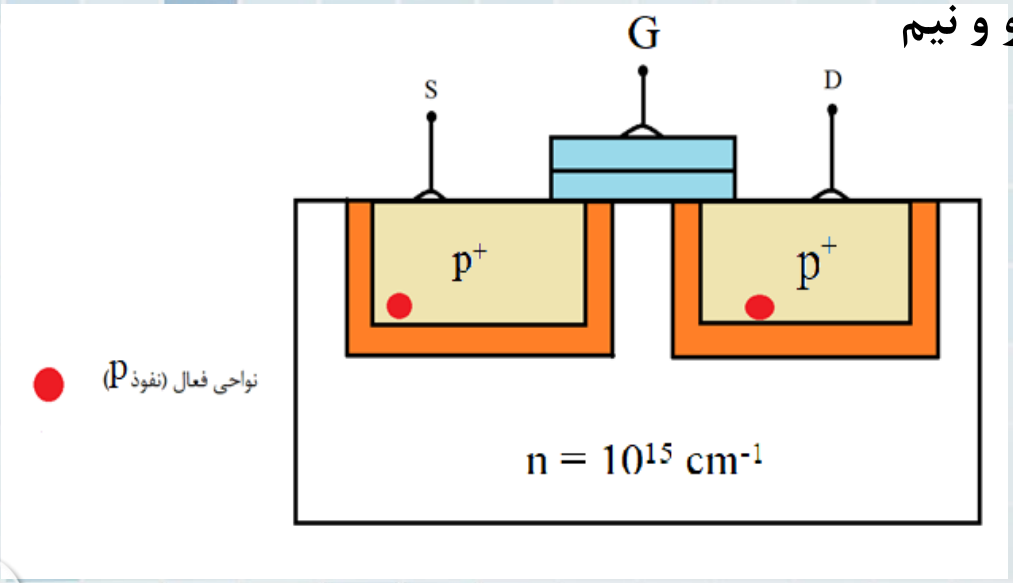
تحت این شرایط ، سورس و درین توسط یک کانال به هم متصل می شوند و برای بسته شدن کانال لازم است ولتاژ منفی به گیت اعمال شود .

در هر دو نوع (مُد) ترانزیستورهای NMOS جریان ناشی از حرکت الکترون ها است

دانشگاه فنی و حرفه‌ای
دختران میبد

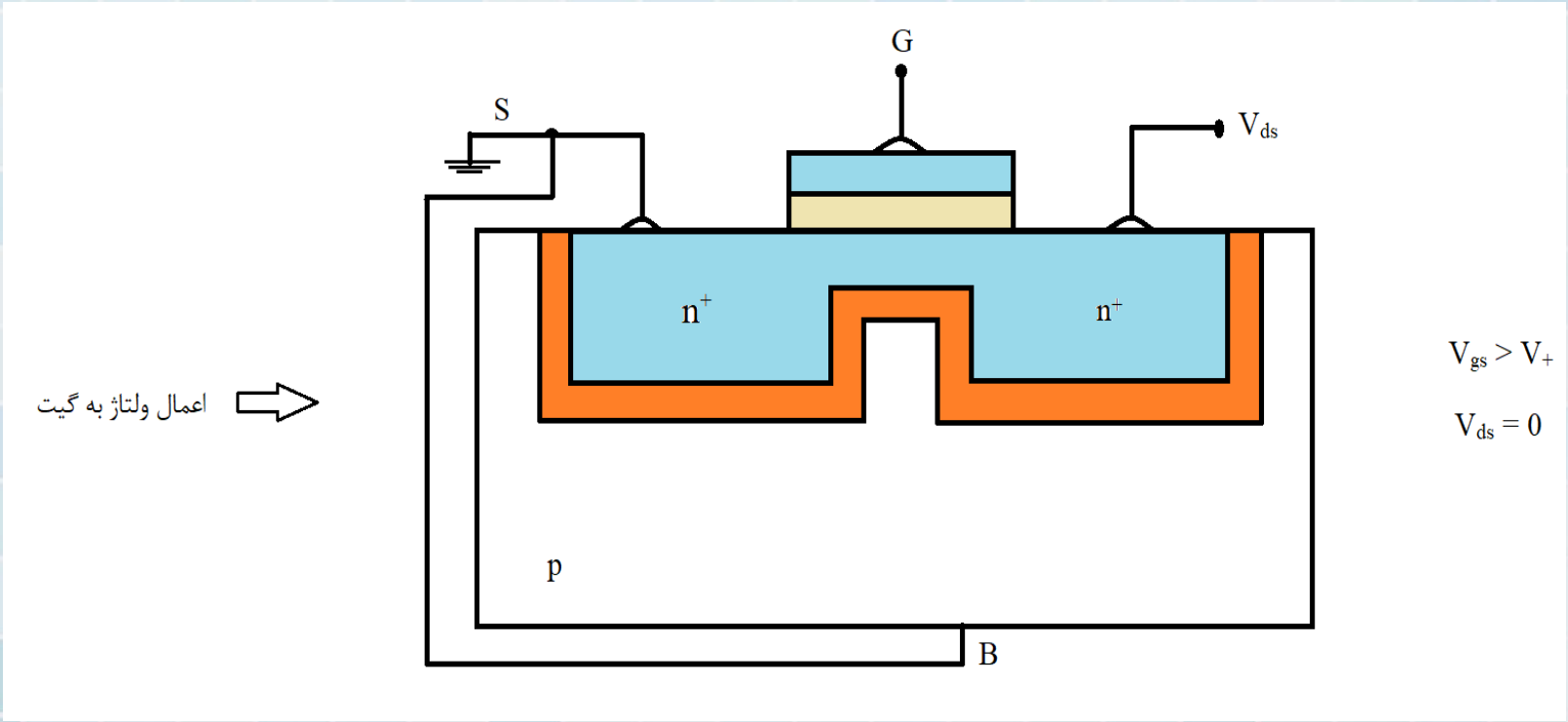


ترانزیستور PMOS از یک لایه ی زیرین با ناخالصی نوع n و میزان آلایش متوسط ایجاد می شود سپس نواحی سورس و درین از نوع ناخالصی ۳ ظرفیتی ایجاد شده و اکسید گیت بین ناحیه ی سورس و درین و پلی سیلیکان بر روی گیت قرار دارد . در این حالت نیز همانند NMOS افزایشی باید ولتاژ مناسبی به گیت اعمال شود تا کانال تشکیل شود . این ترانزیستور در واقع ترانزیستور NMOS افزایشی است . در ترانزیستورهای NMOSحاملهای جریان حفره ها هستند ، با توجه به اینکه قابلیت تحرک حفره ها حدودا دو و نیم برابر کمتر از قابلیت تحرک الکترون ها می باشد ، ترانزیستورهای NMOS از سرعت کمتری نسبت به ترانزیستورهای NMOS برخوردار می باشند .



عملکرد ترانزیستور NMOS :

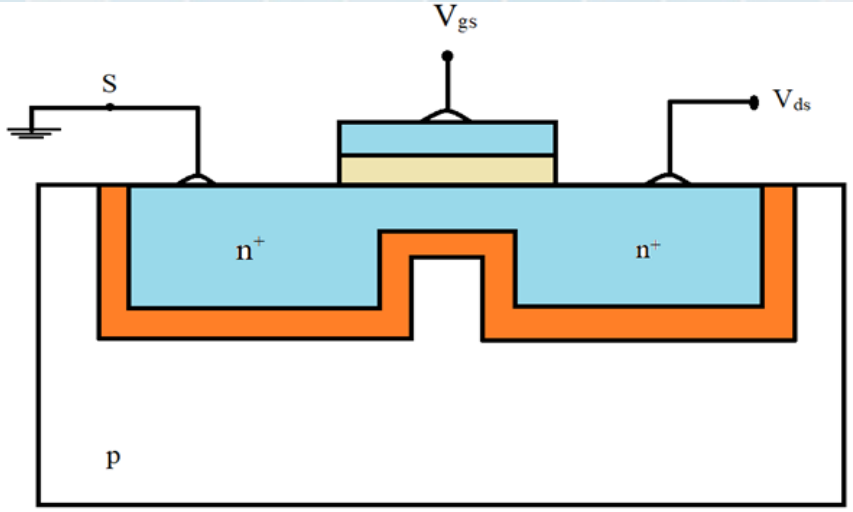
دانشگاه فنی و حرفه‌ای دختران میبد



برای تشکیل کانال و در ابتدای کار حداقل ولتاژی به نام ولتاژآستانه ، باید بین گیت و سورس اعمال شود ، در این حالت هنوز جریانی بین درین و سورس عبور نمی کند .

عملکرد ترانزیستور NMOS :

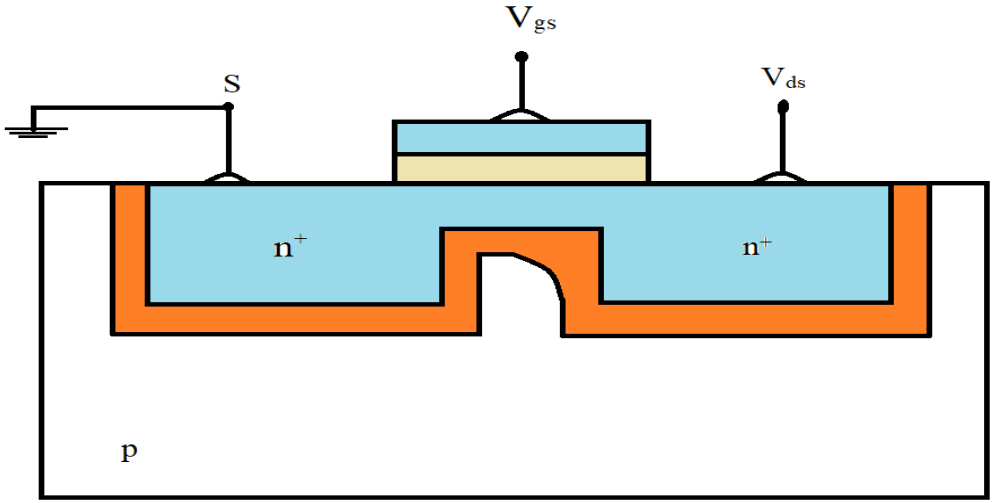
در حالت غیر اشباع باتریودی کار می‌کند



$V_{gs} > V_t$

$0 < V_{ds} < V_{gs} - V_t$

در ناحیه اشباع



$V_{gs} > V_t$

$V_{ds} > V_{gs} - V_t$

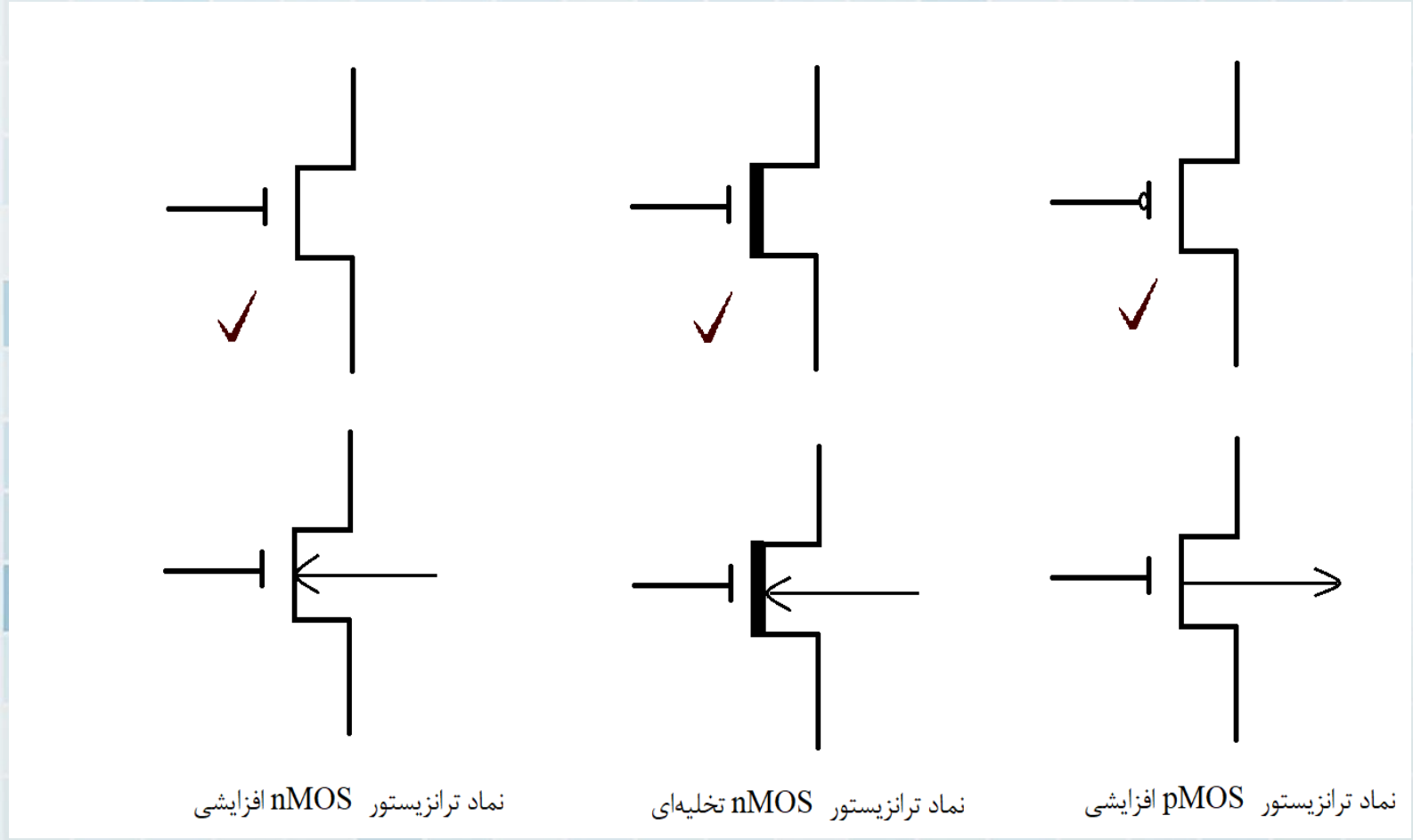
عملکرد ترانزیستور NMOS :

با اعمال ولتاژ به Vds، جریانی از کانال عبور خواهد کرد ، با افطایش بیشتر Vgs، جریان افزایش می یابد . در این حالت قطعه در ناحیه ی عملیاتی غیراشباع باتریودیک قرار می گیرد ؛ حالا اگر Vdsرا از Vgs - Vtبیشتر کنیم ، در بخشی از کانال در نزدیکی درین میدان الکتریکی قوی ایجاد می شود و بدین ترتیب کانال در این قسمت تنگیده می شود . ویژگی این ناحیه که به ناحیه ی اشباع معروف است این است که تقریبا جریان ، ثابت باقی می ماند . در تمامی حالات مذکور ، همواره باید Vgsبزرگتر از Vtباشد و هرگاه Vgsکوچکتر از Vtشود ، کانال از بین رفته و جریانی عبور نمی کند .

عملکرد ترانزیستور NMOS تخلیه ای

با توجه به اینکه در ادوات تخلیه ای ، مرحله ی اضافی کاشت ناخالصی وجود دارد ، حتی به ازای $V_{gs} = 0$ نیز کانال وجود دارد و برای از بین بردن کانال لازم است ولتاژ منفی به گیت سورس اعمال شود .

نمادهای ترانزیستورهای NMOS :

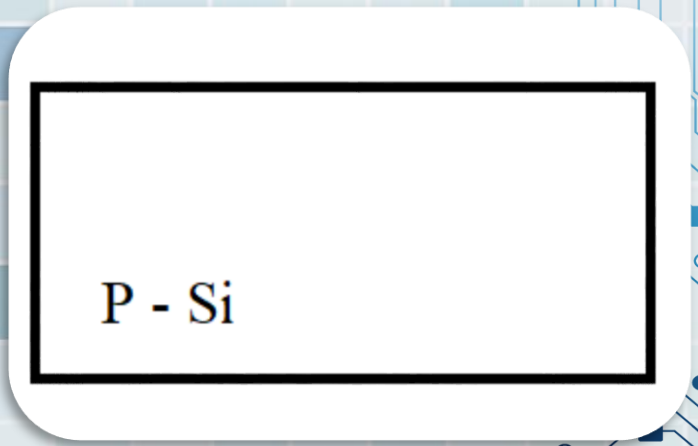


مراحل ساخت افزاره : NMOS

فرآیندهای مورد استفاده برای NMOSعلاوه برآنکه به خودی خود دارای اهمیت هستند ، برای شرح تکنولوژی های CMOSو BICMOSاز این دید که این فرایندها چند مرحله اضافه تر از NMOSدارند مفید خواهند بود .

Device = (افزاره)

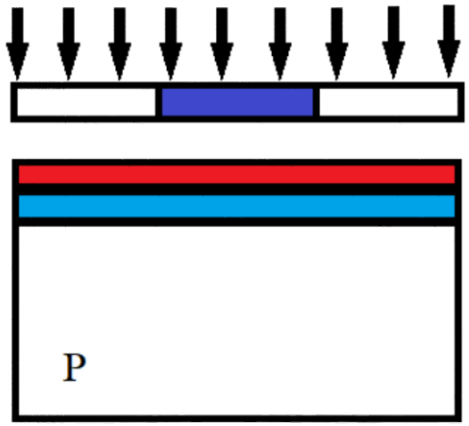
۱- فرایند بر روی یک قرص (Wafer) نازک که از شمش بلور سیلیسیم بریده شده و از درجه خلوص بالایی برخوردار است انجام می شود . به هنگام رشد بلور ، ناخالصی از نوع p (نظیر بور به میزان $10^{15}\frac{atm}{cm^3}$ یا $10^{16}\frac{atm}{cm^3}$) آلایش می یابد .



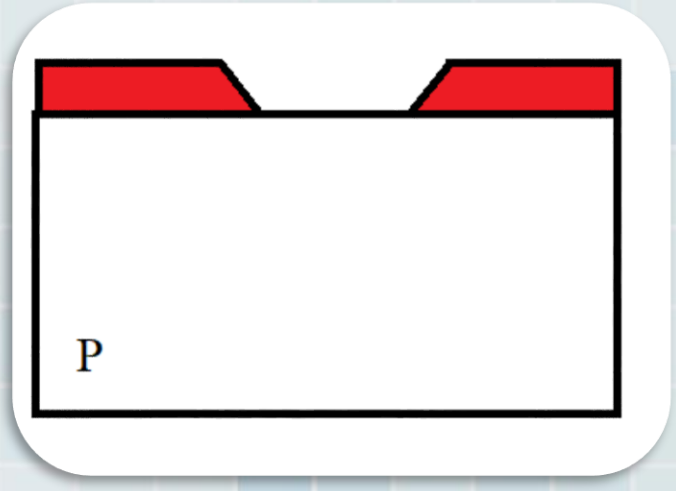
۲- در مرحله ی دوم یک لایه SiO_2 در سرتاسر سطح ویفر رشد داده می شود . این لایه به عنوان مانعی برای ورود ناخالصی ها عمل می کند .

۳- سطح قرص با فتورزیست پوشیده می شود ، بدین ترتیب که ماده را روی سطح قرص ریخته و قرص را باسرعت می چرخانند تا به ضخامت مورد نیاز به طور یکنواخت روی سطح قرص توزیع شود .

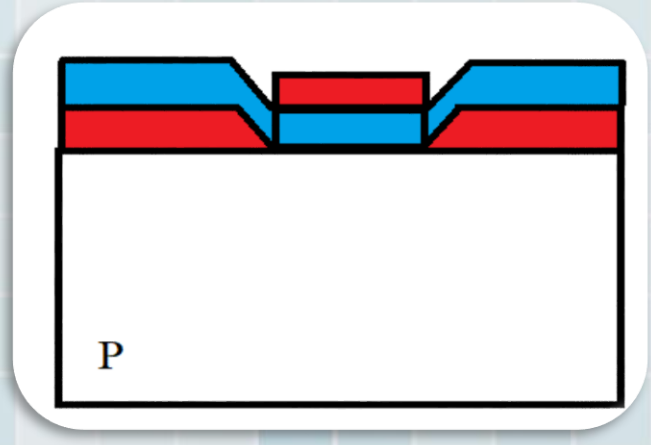
۴- لایه ی فتورزیست از پشت یک نقاب در معرض نور ماوراءبنفش قرار می گیرد ، این نقاب نواحی که باید نفوذ انجام شود و کانال ترانزیستور ساخته شود را ایجاد می کند . به طور مثال نواحی که در معرض اشعه ماوراءبنفش قرار گرفته اند پلیمریزه یا سخت می شود و نواحی که مورد نیاز هستند توسط یک نقاب پوشیده شده و دست نخورده باقی می ماند .



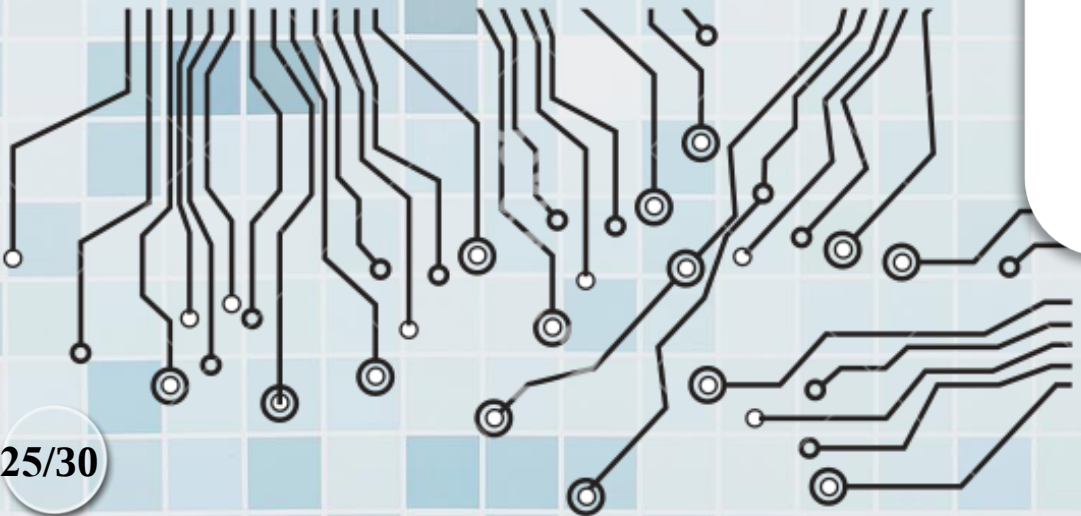
۵- سپس نواحی مورد نظر به همراه SiO_2 زیر آن حکاکی و حذف می شوند . در این حالت etching به طوریکه سطح قرص را در پنجره که توسط نقاب تعیین شود نمایان می شود .

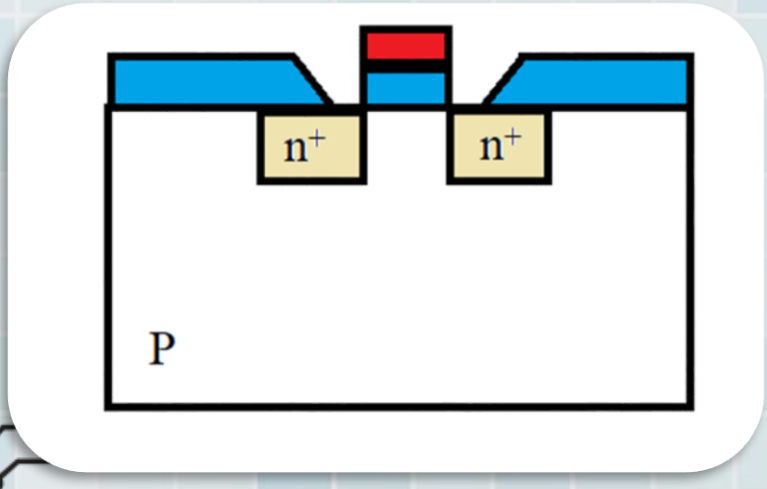


۶- در مرحله ی ۵ بعد از برداشتن مالتی فتورزیست یک لایه نازک از SiO_2 روی سطح یک تراشه رشد داده می شود و سپس برای تشکیل ساختار گیت بر روی آن پلی سیلیسیم لایه نشانی می شود .

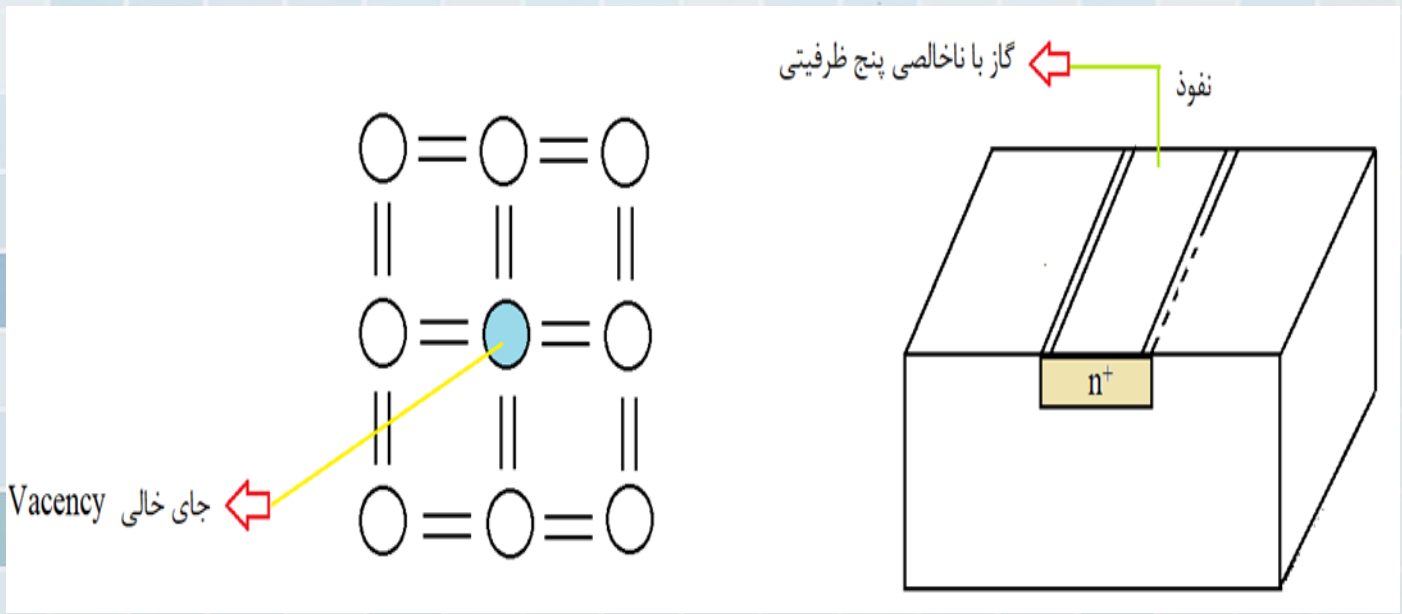


۷- با نقاب گذارهای بیشتر اکسید نازک در سایر قسمت هایی که قرار است ناخالصی نوع nنفوذ داده شود و این نواحی نمایان می شود . (اعمال ناخالصی در اینجا ناخالصی نوع)nتوسط روشهای مختلفی از جمله روش نفوذ و کاشت یونی انجام می گردد .



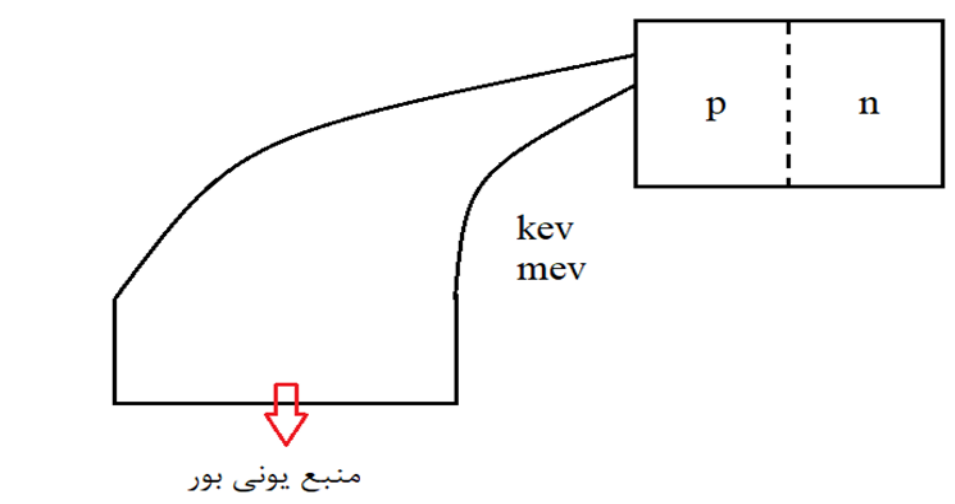


۱– روش نفوذی :



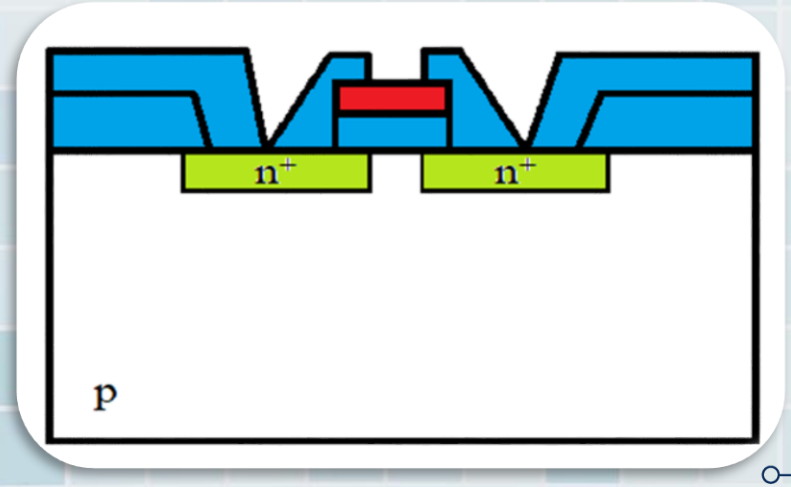
۲– روش کاشت یونی :

ایجاد نواحی فعال (در اینجا نواحی n^+) توسط روشهای نظیر روش آلیاژی نفوذ و کاشت یونی صورت می گیرد . روش کاشت نفوذی رایج ترین روش در میان سایر روشهاست . در این روش عمل نفوذ توسط توسط گرم کردن قرص با درجه حرارت های بالا و عبور گازی حاوی ناخالصی مناسب از نوع nاز روی سطح نیمه هادی حاصل می شود .

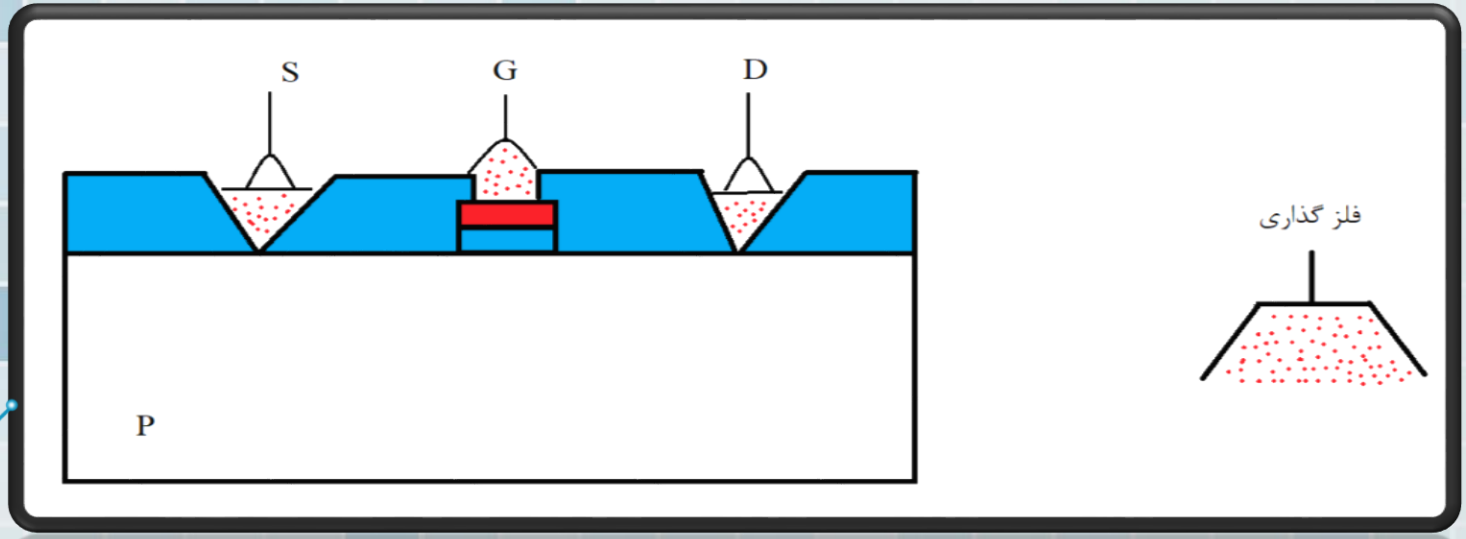


روش کاشت یونی روش دقیق تر از سایر روش هاست و مهمترین مزیت آن نسبت به سایر روشها کنترل دقیق میزان ناخالصی تزریق شده به نیمه هادی است ، به این صورت که منبعی از یون مورد نظر ایجاد شده یونها در لوله های شتاب دهنده انرژی های جنبشی معادل چندین نیمه هادی متوقف می شود ، به این صورت پیوند مورد نظر تشکیل می شود .

۸- اکسید ضخیم SiO_2 بار دیگر روی سطح رشد داده می شود و سپس با فتورزیست نقاب گذاری زدوده می شود تا نواحی انتخابی از گیت پلی سیلیسیم و نواحی Sو Oکه باید در آن انجام شود نمایان می شود.



۹- در این مرحله لایه فلزی بر روی نواحی مشخصی نشانده می شود .



زندگی یعنی هیاهو، زندگی یعنی تکاپو، زندگی یعنی شب نو، روز نو، اندیشه نو

شاد و پیروز باشید